

# LA PREDICCIÓN DE *YIELD* DE MANUFACTURA EN EL PROCESO DE COTIZACIÓN

José Antonio Álvarez Rodríguez<sup>1</sup>

**Resumen**—Un producto mal cotizado con un “*yield*” bajo en fase de producción tiene graves impactos financieros para las empresas, sobre todo si no fue considerado en la cotización.

Durante la etapa de producción de ensamblajes electrónicos, se encuentra que algunos productos tienen un alto nivel de defectos. Esto genera desperdicios, tiempos muertos y costosos retrabajos.

Con el objetivo de considerar estas pérdidas inherentes al diseño del producto dentro de la cotización, se presenta un modelo de predicción del índice de falla de tarjetas electrónicas basado en los factores del diseño del producto y su proceso de ensamble y prueba. La inclusión del análisis de manufacturabilidad (DFM) al modelo ayuda a considerar impactos por problemas de diseño.

La integración de este modelo en el sistema de cotizaciones, permite que desde esa etapa temprana de gestión de los proyectos, se identifiquen y consideren los recursos y aspectos financieros adecuados para el proyecto.

**Palabras Clave** — DFM, DPMO, Modelo de cotización, Predicción de *yield*.

## Introducción

La predicción del *yield* resulta de gran interés para una adecuada cotización y planeación de recursos para la manufactura de los productos, de ahí la idea de encontrar un método adecuado que sea aplicable a las circunstancias de la realidad actual de los procesos de manufactura de ensamblajes electrónicos. El presente modelo de predicción toma como entradas los factores de complejidad, problemas de diseño, inspección y pruebas, para luego tener como salida una predicción de *yield* que nos ayude a determinar los costos y recursos y a gestionarlos desde las etapas tempranas de cotización y desarrollo del proyecto. Ver Figura 1.

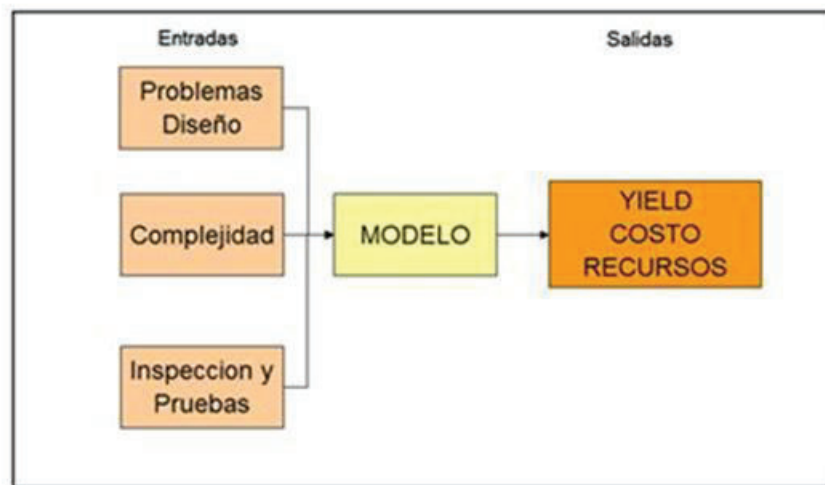


Figura 1. Modelo de predicción del *yield*

## Descripción del Método

El métrico de DPMO (Defectos por millón de oportunidades), es un buen método para medir el desempeño del proceso, ya que se toma en consideración la complejidad del ensamble. En contraste con el FPY, que provee solo el número de unidades defectivas, los DPMO toman en cuenta que pueden existir múltiples defectos en un mismo producto. [1]

<sup>1</sup> José Antonio Álvarez Rodríguez es alumno de Posgrado del Centro de Investigación Avanzada y Tecnología del Estado de Querétaro (CIATEQ), Zapopan, Jalisco. [antonioalvarez33@gmail.com](mailto:antonioalvarez33@gmail.com) (autor corresponsal)

En el presente trabajo utilizaremos los cálculos de OFD, DPMO y DPU como base para la predicción del *yield* de manufactura, los cuales son descritos a continuación.

#### Cálculo de OFD

Para la determinación de los OFD (*Opportunities For Defect*), tomamos como referencia el estándar IPC-9261A (2006). Estos se determinan para cada componente del ensamble, generalmente expresados como:

$$OFD = Oc + Op + Ot$$

Donde:

*Oc* = Component Opportunity

*Op* = Placement Opportunity

*Ot* = Termination Opportunity

La cantidad de oportunidades de componente por cada componente es igual a 1. Los defectos de componente pueden ser físicos o eléctricos por lo cual el componente se encuentra fuera de especificaciones. La oportunidad de colocación por cada componente es igual a 1. Los defectos de colocación son todos los errores de presencia y posicionamiento (fuera de registro, girado, invertido). La oportunidad de terminación por cada componente es igual al número de terminales o terminaciones. Los defectos de terminación son todas aquellas uniones eléctricas que violen los requerimientos especificados en el J-STD-001. [2]

En la figura 2 se muestra un ejemplo, para el cual el valor de OFD del componente mostrado es igual a  $1+1+16 = 18$ .

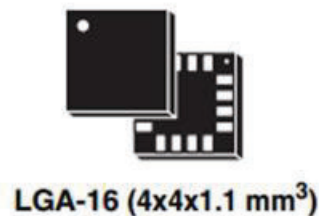


Figura 2 Componente tipo LGA con 16 terminales.

#### Cálculo de DPMO

Para la determinación de los DPMO se realiza el siguiente cálculo:

$$DPMO = (\text{número total de defectos} / \text{número total de oportunidades}) \times 1000000$$

En la tabla 1 se muestra un ejemplo del cálculo de DPMO de un elemento, que puede ser un componente o una característica de diseño. La cantidad de oportunidades (OFD) por unidad ya sea componente o característica de diseño en este ejemplo es 16, que multiplicadas por las unidades producidas en este ejemplo 21665, se obtiene un total de oportunidades de 346640. Al dividir el total de 20 defectos entre 346640 que es el total de oportunidades y multiplicar por un millón, se obtiene un valor de 58 DPMO.

Tabla 1. Ejemplo de cálculo de DPMO

Unidades producidas	Unidades aceptadas	Defectos	Oport / unidad	Total Oport	FPY	DPU	DPMO
21665	21483	20	16	346640	0.99159935	0.00092315	58

### Cálculo de DPU

El valor de DPU (Defectos por Unidad) es el promedio de defectos por unidad. El DPU real se calcula de la siguiente manera:

$$DPU = \text{número total de defectos} / \text{número total de unidades}$$

El valor de DPU estimado, tanto para un componente como para una característica de diseño, se calcula de la siguiente forma, una vez obtenido el valor de OFD y DPMO:

$$DPU_c = (OFD_c \times DPMO_c) / 1000000;$$

$$DPU_{dc} = (OFD_{dc} \times DPMO_{dc}) / 1000000$$

Donde:

$$c = \text{Componente}$$

$$dc = \text{Característica de diseño}$$

El valor de DPU de un ensamble, se obtiene al hacer la suma de los DPU individuales de cada uno de sus componentes y características de diseño.

$$\sum DPU_c + \sum DPU_{dc} = DPU_{\text{ensamble}}$$

### Predicción de yield

Para la predicción del *yield*, este modelo se basa en la distribución de probabilidad de *Poisson*. El *yield* es el área bajo la curva de densidad de probabilidad, el cual complementa la probabilidad de cero defectos. Matemáticamente esta relación se describe en la ecuación de la figura 3. [3]

$$Y = P(x=0) = \frac{e^{-\lambda} \lambda^x}{x!} = e^{-\lambda} = e^{-\frac{D}{U}} = e^{-DPU}$$

Figura 3 Ecuación del *yield* [3]

Donde *Y* es el *yield* del ensamble,  $\lambda$  es la media de la distribución y *x* es el número de fallas. Esta relación se muestra gráficamente en la figura 4.

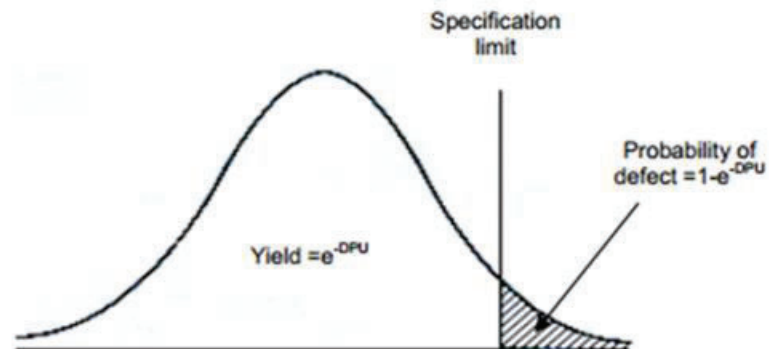


Figura 4 Predicción del *Yield* [3]

### Cálculo de RTY

Por otro lado, para el cálculo del *yield* real obtenido se utiliza el RTY (*Rolled Throughput Yield*). El RTY es la oportunidad que una unidad pase por todos los pasos del proceso sin ningún defecto. Para estimar el RTY se multiplican los FPY (*First Pass Yield*) individuales de cada proceso.

$$RTY = FPY1 \times FPY2 \times FPY3 \times \dots \times FPYk$$

### Comentarios Finales

#### Resumen de resultados

Para el desarrollo de este proyecto se realizó una colección de datos de ensambles con historial de producción.

La población estudiada fueron los ensambles o tarjetas electrónicas (*Printed Circuit Board Assembly*) manufacturadas para la industria automotriz.

Se obtuvieron los datos históricos de *yield* de la producción de un periodo aproximado de un año.

Se realizó una clasificación de los diferentes tipos de componentes y su proceso de ensamble, de una población de más de 860 números de parte diferentes, así como de algunas características del diseño para un total de 32 diferentes clasificaciones obtenidas al final. Para ello fue requerido la revisión de las especificaciones y dibujos de los componentes así como los dibujos de ensamble.

Para cada componente se determinaron sus OFD (*Opportunities For Defect*).

Estos datos se cruzaron con el historial de defectos de los reportes de *yield* para cada uno de los componentes para calcular el valor de DPMO (Defectos por millón de oportunidades). Se obtuvo como resultado una tabla de valores de DPMO para cada tipo de componente.

Para la validación en el proceso real de manufactura, se seleccionaron 30 diferentes modelos representativos de la población. Se realizó el cálculo de DPU de cada componente del ensamble y se sumaron todos los componentes para obtener el DPU total de cada ensamble. Con este dato fue realizada la predicción de *yield* para cada uno de los ensambles ( $Y = -EXP(DPU)$ ).

El siguiente paso fue realizar el cálculo del *yield* real de los 30 modelos, obteniendo su RTY (*Rolled Throughput Yield*) de los datos históricos de producción.

Una vez obtenidos tanto el cálculo de *yield* real (RTY) como la Predicción de *yield*

( $Y = -EXP(DPU)$ ), se realiza el estudio de correlación, esperando obtener un valor R (coeficiente de correlación) por encima del 0.8.

#### Correlations: RTY, Prediccion

Pearson correlation of RTY and Prediccion = 0.822  
P-Value = 0.000

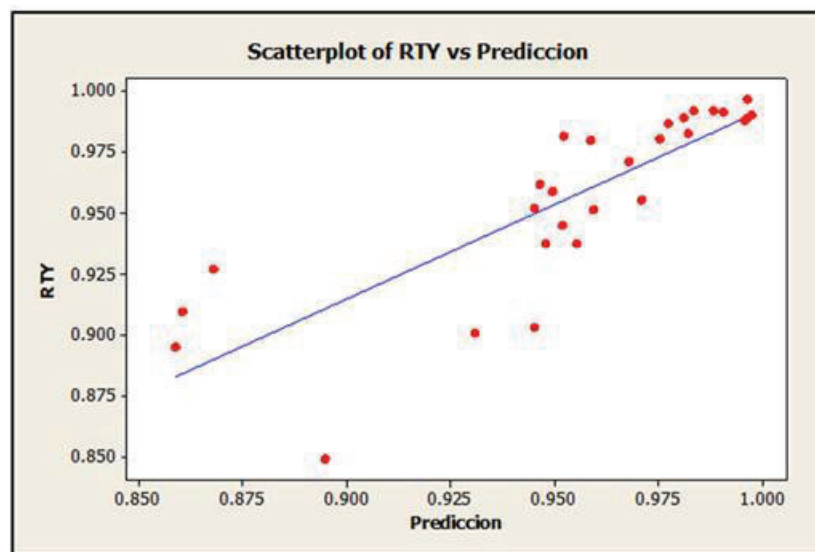


Figura 5 Estudio de correlación entre el RTY histórico y la predicción.

Vemos en la figura 5, que el factor de correlación obtenido es del 0.822, el cual está por arriba del 0.8 esperado.

Por otro lado, haciendo un análisis del comportamiento de la delta o diferencia entre la Predicción y el RTY real contra la cantidad de tarjetas producidas, observamos que a mayor cantidad producida menor el delta obtenido. La figura 6 muestra este comportamiento en valores absolutos de los deltas.

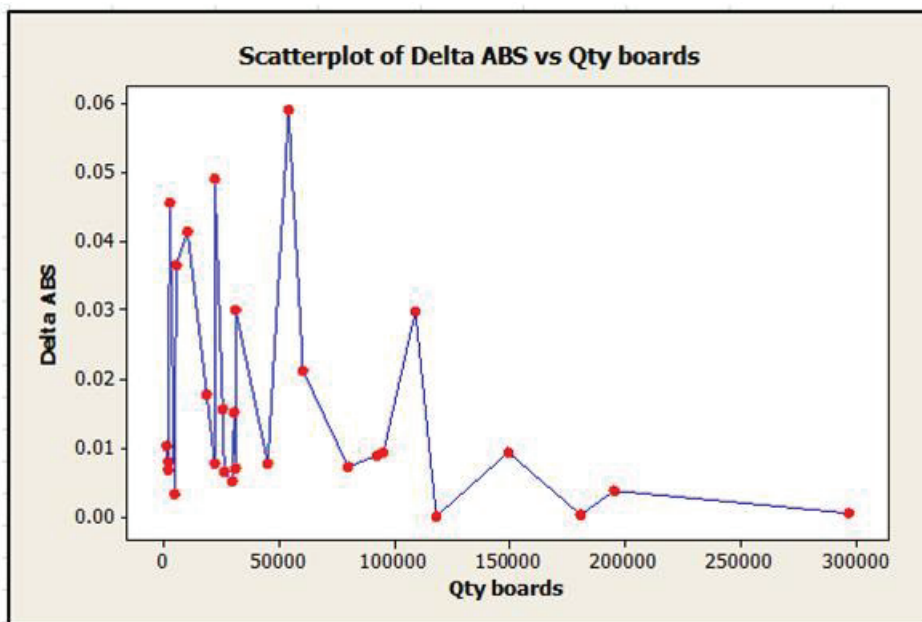


Figura 6. Delta de predicción vs Cantidad de tarjetas producidas.

### Conclusiones

El análisis realizado en el desarrollo de este modelo de predicción nos muestra que se puede contar con información confiable, con un factor de correlación arriba de 0.8, para poder realizar una estimación de los costos y recursos requeridos para el proceso de manufactura de ensamblés electrónicos.

Este modelo es válido para los procesos de manufactura y prueba de las tarjetas electrónicas de la población estudiada y en base a las capacidades de proceso del sitio de manufactura de dicha población, en base a la cual fueron determinados los DPMO.

Es muy importante tomar en cuenta, que durante la etapa de cotización de los productos se puede tener un mayor impacto en la consideración de los costos y recursos. La realización oportuna del estudio de factibilidad ayuda a la identificación de problemas de manufactura, estimación de los *yields*, capacidades tecnológicas y disponibilidad de recursos; lo cual conlleva a la toma adecuada de decisiones y proporciona elementos sustentables para una mejor negociación en la cotización y un mejor resultado financiero en la operación.

### Recomendaciones

Se encontró que el modelo tiende a ser más exacto para la etapa posterior a la rampa de producción inicial, de ahí que se sugiere considerar los costos adicionales durante dicha etapa de producción debido a la curva de aprendizaje o rampa.

Se recomienda complementar el modelo con la determinación de la curva de aprendizaje en la rampa de producción inicial.

### Referencias

- [1] Soukup. (2010). Optimization of Printed Circuit Board Design Assembly based on DPMO Metrics R.
- [2] IPC-9261A (2006). In-Process DPMO and Estimated Yield for PCAs.
- [3] Reinoso, R. D., & Michel, C. (2003). Manufacturing Test Strategy Cost Model. In Proceedings of the 2 IEEE International Board Test workshop.

- [4] Olivella, Andres (2009). Estimation of system assembly and test manufacturing yields through product complexity normalization. (Tesis).
- [5] F. Helo, K. P. (2000). Methodology for Predicting Manufacturing Yield for Printed Circuit Board Assembly Lines. *Journal of Electronics Manufacturing*, 10 (2).
- [6] Chen, M. M. (1994). Defects, Fault Coverage, Yield and Cost, in Board Manufacturing. *International Test Conference* (pp. 539-547). IEEE.
- [7] Jing Li, Nagen Nagarur. (2011). Modeling PCB assembly lines in EMS providers environment. *Proceedings of the 2011 Winter Simulation Conference*.
- [8] Kennedy, Harris, MacRae. (2012). Risk weighted cash flow, a communication tool for engineers and financial professionals on new technology projects.
- [9] James P- Schoen. (2010). The Relationship Between Quality, Fault Coverage and Yield. <https://testview.wordpress.com/2010/11/02/the-relationship-between-quality-fault-coverage-and-yield/>