



**METODOLOGÍA PARA LA  
PREDICCIÓN DEL YIELD  
DE MANUFACTURA**

**TESIS**  
PARA OBTENER EL GRADO DE

**MAESTRO EN  
MANUFACTURA AVANZADA**

PRESENTA

**ING. JOSE ANTONIO ALVAREZ RODRIGUEZ  
ASESOR: MC JORGE ANTONIO RANGEL CARRILLO**

ZAPOPAN, JALISCO, SEPTIEMBRE 2019.

# CARTA DE LIBERACIÓN DEL ASESOR



12 de Abril de 2019

Mtro. Geovany González Carlos  
Coordinador Académico

Los abajo firmantes, miembros del Comité Tutorial del alumno Ing. José Antonio Álvarez Rodríguez, una vez revisada la Tesis o tesina titulada: "Metodología para la predicción del yield de manufactura", autorizamos que el citado trabajo sea presentado por el alumno para la revisión del mismo con el fin de alcanzar el grado de Maestro en Manufactura Avanzada durante el Examen de Titulación correspondiente.

Y para que así conste se firma la presente a los 12 días del mes Abril del año 2019.

A handwritten signature in black ink, consisting of a large, stylized initial 'J' followed by several horizontal strokes.

M.C. Jorge Antonio Rangel Carrillo  
RACJ730524HCLNRR04  
Asesor Académico

Grado y nombre completo  
CURP  
Asesor en Planta

# CARTA DE LIBERACIÓN DEL REVISOR



Guadalajara, Jalisco, 21 de agosto del 2019.

Dra. María Guadalupe Navarro Rojero  
Directora de Posgrado  
CIATEQ, A.C.

Por medio de la presente me dirijo a usted en calidad de Revisor del proyecto terminal del alumno José Antonio Álvarez Rodríguez cuyo título es:

## **"METODOLOGÍA PARA LA PREDICCIÓN DEL YIELD DE MANUFACTURA"**

Después de haberlo leído, corregido e intercambiado información con el alumno, y realizado los cambios que le fueron sugeridos, puede ser autorizada su impresión, a fin de que se inicien los trámites correspondientes para su defensa.

Sin otro particular por el momento, y en espera de que mis sugerencias sean tomadas en cuenta en beneficio del estudiante y la Institución, agradezco la atención prestada.

Atentamente,

Dr. Gerardo Rodríguez Barba  
Gerente Consorcio Electrónica Aplicada  
CIATEQ A.C.

## RESUMEN

Un producto mal cotizado con un “yield” bajo en fase de producción tiene graves impactos financieros para las empresas, sobre todo si este no fue considerado en la cotización.

Durante la etapa de inicio de producción de ensamblajes electrónicos, se encuentra que algunos productos tienen un alto nivel de defectos. Esto genera desperdicios, tiempos muertos y costosos re-trabajos. Durante la cotización se utiliza generalmente un porcentaje fijo de *yield* o eficiencia, sin embargo, al ser esta menor en la producción a la cotizada, se tiene entonces un proyecto con pérdida.

Con el objetivo de considerar estas pérdidas inherentes al diseño del producto dentro de la cotización, se presenta un modelo de predicción del índice de falla de tarjetas electrónicas basado en los factores del diseño del producto y su proceso de ensamble y prueba. Este se determina mediante el desarrollo y uso de una base de datos de DPMO (Defectos por millón de oportunidades) de los diferentes tipos de componentes utilizados en el producto, así como de los procesos, maquinaria, estrategia de pruebas y factores de diseño. Mediante estas consideraciones se encuentra que el modelo de predicción es factible y se pueda alcanzar un nivel de confianza del 95%.

La inclusión del análisis de manufacturabilidad (DFM) al modelo ayuda a considerar impactos en el índice de fallas real que afectan los costos de manufactura. La integración de este modelo en el sistema de cotizaciones, permite que desde esa etapa temprana de gestión de los proyectos, se identifiquen y consideren los recursos y aspectos financieros adecuados para el proyecto.

Palabras Clave: DFM, DPMO, Modelo de cotización, Predicción de *yield*.

## **ABSTRACT**

A product that was not quoted correctly, with a low manufacturing yield during its production phase has a severe financial impact for the companies, especially if it was not considered in the quotation.

During the phase of start of production of electronic assemblies, is found out that some products have a high defect rate. This causes scrap, down times and expensive reworks. During the quotation, generally a fixed value for yield or efficiency is used; however, if this value is lower during production, the result is then a project with loss.

With the objective of taking this loss into consideration into the quotation, a yield prediction model of electronic boards is generated based on the design factors of the product and the process definition. This is being determined through the development and use of a database of DPMO (Defects per million of opportunities) of the different types of components used on the product, as well as the process steps, the machinery, test strategy and design factors. With these considerations it is estimated that the prediction model is feasible with a confidence level of 95%.

The application of the Manufacturability Analysis (DFM) to the model helps to consider the impact of the design factors into the yield that actually affect the manufacturing cost. The integration of this model into the quotation process allows, since the early stage of project development, to identify and take into consideration the required resources and appropriate financial aspects for the projects.

Key words: DFM, DPMO, Quotation model, Yield prediction.

# ÍNDICE DE CONTENIDO

Contenido	Página
Resumen	III
Glosario	VII
1 Introducción	1
1.1 Antecedentes	1
1.2 Definición del problema	1
1.3 Justificación	3
1.4 Objetivos	4
1.5 Hipótesis	5
2 Marco teórico	7
3 Procedimiento	13
3.1 Cálculo de OFD	14
3.2 Cálculo de DPMO	15
3.3 Tabla de DPMO	16
3.4 Cálculo de DPU	16
3.5 Predicción de <i>yield</i>	17
3.6 Cálculo de RTY	18
3.7 Inclusión de modelo en proceso de NPI	18
4 Resultados	23
Conclusiones	33
Aportación de la tesis	34
Recomendaciones	35
Referencias bibliográficas	36

## ÍNDICE DE FIGURAS

Figuras		Página
Figura 1	Modelo de predicción del <i>yield</i> .	5
Figura 2	Optimización del diseño de PCBA.	9
Figura 3	Predicción de tiempos de ciclo y utilización de recursos.	10
Figura 4	Relación entre la calidad y la cobertura de pruebas.	11
Figura 5	Pasos del modelo de predicción de <i>yield</i> .	14
Figura 6	Componente tipo LGA con 16 terminales.	15
Figura 7	Ecuación del <i>yield</i>	17
Figura 8	Representación gráfica de predicción del <i>Yield</i>	17
Figura 9	Lista de verificación para liberación de fase planeación.	19
Figura 10	Ejemplo de reporte de estudio de factibilidad. Extracto 1.	20
Figura 11	Ejemplo de reporte de estudio de factibilidad. Extracto 2.	21
Figura 12	Ejemplo de reporte de estudio de factibilidad. Extracto 3.	21
Figura 13	Costo de modificación vs fase de desarrollo del proyecto.	22
Figura 14	Resultado de estudio de correlación.	27
Figura 15	Gráfica del delta obtenido vs cantidad de tarjetas.	29
Figura 16	Estudio de correlación entre el RTY y la predicción.	30
Figura 17	Variación o delta entre la estimación y el RTY.	31

## ÍNDICE DE TABLAS

Tablas		Página
Tabla 1	Ejemplo de análisis de impacto.	2
Tabla 2	Cotización de reparación.	3
Tabla 3	Ejemplo de análisis de impacto modelo 2.	3
Tabla 4	Resumen de marco teórico.	12
Tabla 5	Ejemplo de cálculo de DPMO.	15
Tabla 6	Valores obtenidos de DPMO	24
Tabla 7	Datos de <i>yield</i> de los ensamblajes estudiados.	25
Tabla 8	Comparativa entre el <i>yield</i> y la predicción calculada.	26
Tabla 9	Delta obtenido vs la cantidad de ensamblajes producidos.	28
Tabla 10	Cuantificación del beneficio del presente modelo vs modelo actual.	32

## **GLOSARIO**

AOI (Automatic Optical Inspection): Inspección óptica automática.

BOM (Bill Of Material): Listado de materiales del ensamble.

CAD (Computer Aided Design): Diseño asistido por computadora.

DFM (Design For Manufacturability): Diseño para la manufacturabilidad.

DPMO: Defectos por millón de oportunidades.

DPU: Defectos por unidad. Es el promedio de defectos por unidad.

FPY (First Pass Yield): Probabilidad de que un ensamble para sin fallas a la primera vez.

ICT (In Circuit Test): Prueba de circuito eléctrica.

NPI (New Product Introduction): Proceso de introducción de nuevos productos.

OFD (Opportunities For Defect): Oportunidades de defecto.

PCBA (Printed Circuit Board Assembly): Ensamble de tarjeta de circuito impreso.

PPM: Partes por millón.

PTH (Pin Through Hole): Inserción de pines en orificios.

RFQ (Request For Quotation): Requerimiento de cotización.



RTY (Rolled Throughput Yield): El RTY es la oportunidad que una unidad pase por todos los pasos del proceso sin ningún defecto.

SMT (Surface Mount Technology): Tecnología de montaje superficial.

YIELD: Es una medida del rendimiento del proceso. Relación entre ensamblajes producidos sin falla y ensamblajes con defecto.

# 1 INTRODUCCIÓN

## 1.1 ANTECEDENTES

La predicción del *yield* resulta de gran interés para una adecuada cotización y planeación de recursos para la manufactura de los productos, de ahí la idea de encontrar un método adecuado que sea aplicable a las circunstancias de la realidad actual de los procesos de manufactura de ensamblés electrónicos.

Lo que motiva la realización de este proyecto, es que actualmente no se tiene una manera sistemática para la determinación del nivel de defectos esperados en la introducción de nuevos productos a líneas de manufactura existentes o por ser instaladas.

## 1.2 DEFINICIÓN DEL PROBLEMA

Durante la etapa de inicio de producción de ensamblés electrónicos, se encuentra que algunos productos tienen un alto nivel de defectos. Esto genera desperdicios, de material, de tiempos de proceso y costos de re trabajos, lo cual tiene un impacto en el costo de producción. Durante la cotización se utiliza un porcentaje fijo de eficiencia, sin embargo, al ser esta menor en la producción a la cotizada, se tiene entonces un proyecto con pérdida. En el momento de la cotización no se tienen elementos suficientes para estimar el costo real dependiendo de las características del producto.

Con el fin de cuantificar los impactos de las pérdidas se muestran a continuación un par de casos reales con su impacto financiero. En la tabla 1 podemos ver un producto que tiene un *yield* real o RTY de 89.51%, el cual contra el estimado en la cotización tiene un delta negativo de -5.49%. En este producto el volumen mensual de producción es de 1380 unidades, por lo tanto el volumen afectado son 76 unidades con defecto al mes. De acuerdo a los criterios de reparación de este producto automotriz se clasifican las unidades y una cantidad de ensamblés no es

permitida su reparación por lo cual el ensamble se desperdicia en su totalidad, en este caso 30 ensamblados al mes son tirados como desperdicio, con un impacto mensual de \$4,479.98 dólares y un impacto anualizado de \$53,759.70 dólares.

Tabla 1. Ejemplo de análisis de impacto.

Ensamble	RTY	Real vs 95%	Vol mensual	Volumen afectado
Modelo 1	0.8951	-0.0549	1380	76

	Factor scrap/Rep	Cantidad ensamblados	Costo unitario	Mensual	Anual
Desperdicio	0.4	30	\$ 147.88	\$ 4,479.98	\$ 53,759.70
Reparación	0.6	46	\$ 3.01	\$ 138.46	\$ 1,661.52
Desper. de rep	0.05	2	\$ 147.88	\$ 340.12	\$ 4,081.49
<b>Impacto total:</b>				\$ 55,421.22	

Otra cantidad de los ensamblados con defecto si es permitida su reparación, en este caso 45 ensamblados son reparados. Para cuantificar el impacto de la reparación se realizó una cotización de reparación, en la cual se han tomado en cuenta los costos de labor o mano de obra, costos de servicios, consumibles y materiales, como podemos observar a manera de sumario en la tabla 2. De estos ensamblados que son reparados, algunos son dañados durante la reparación y el ensamble se desperdicia en su totalidad, por lo cual se agrega un factor de desperdicio por la reparación, por lo cual tenemos en este caso un costo de reparación de \$1,661.52 dólares mas el desperdicio causado por la reparación de \$4,081.49 dólares.

Finalmente tenemos un impacto total en este producto de \$55,421.22 dólares anuales, que no fueron considerados en la cotización y que por lo tanto restan a la utilidad de la planta.

Tabla 2. Cotización de reparación.

COSTO DE REPARACIÓN					
STD. TIME	LABOR	SG&A	CONSUMABLES	MATERIALS	TOTAL COST
0.1172	\$ 18.00	8%	\$ 0.48	\$ 0.25	\$ 3.01
	\$ 2.11	\$ 0.17			

A continuación se muestra en la tabla 3, el análisis de impacto para otro producto que tiene un *yield* real o RTY de 90.94%, el cual contra el estimado en la cotización tiene un delta negativo de -4.06%. En este producto el volumen mensual de producción es de 5800 unidades, por lo tanto el volumen afectado son 236 unidades con defecto al mes. Siguiendo el mismo procedimiento de cotización que en el ejemplo anterior, vemos que en este producto tenemos un impacto anual de \$171,705.72 dólares no considerados en la cotización y que impactan negativamente en la rentabilidad de este proyecto y de la planta de manufactura.

Tabla 3. Ejemplo de análisis de impacto modelo 2.

Ensamble	RTY	Real vs 95%	Vol mensual	Volumen afectado
Modelo 2	0.9094	-0.0406	5800	236

	Factor scrap/Rep	Cantidad ensambles	Costo unitario	Mensual	Anual
Desperdicio	0.4	94	\$ 137.00	\$ 12,914.60	\$ 154,975.18
Reparación	0.6	141	\$ 3.01	\$ 425.62	\$ 5,107.39
Desper. de rep	0.05	7	\$ 137.00	\$ 968.59	\$ 11,623.14
			<b>Impacto total:</b>	<b>\$ 171,705.72</b>	

### 1.3 JUSTIFICACIÓN

Como parte importante de la planeación estratégica de la empresa, se encuentra el mejorar el proceso de introducción de nuevos productos, el cual se considera uno de los pilares del sistema de producción y calidad de Sanmina.

Este es un factor clave en el proceso de cotización de nuevos productos y determinación de niveles de desperdicio, recursos requeridos para reparaciones y análisis de fallas. Un producto mal cotizado con un *yield* bajo en fase de producción tiene graves impactos financieros para la empresa.

Como beneficios de esta metodología se podrán anticipar los costos relacionados al índice de falla o nivel de defectivo, evitando así pérdidas económicas para la empresa al mejorar el proceso de cotizaciones y de asignación de recursos.

## 1.4 OBJETIVOS

Objetivo general

Diseñar una metodología para la predicción del *yield* de una PCBA (Printed Circuit Board Assembly) manufacturada en una determinada línea de ensamble con una aproximación del 95%.

Objetivos específicos

- Se determinara el algoritmo o modelo matemático a utilizar para el cálculo de la predicción de *yield*.
- Generación de base de datos de con los niveles de DPMO (Defectos Por Millón de Oportunidades) asignados por tipo de componente.
- Determinación de DPMOs por tipo de proceso y tipo de maquinaria.
- Identificar la correlación de la estrategia de cobertura de pruebas y el *yield*.
- Generación de la aplicación de software para el modelo de predicción para el usuario.

## 1.5 HIPÓTESIS

El modelo de predicción del índice de falla se basa en la complejidad del producto, la cual a su vez se determinara mediante el desarrollo y uso de una base de datos de niveles de DPMO (Defectos por millón de oportunidades) de los diferentes tipos de componentes utilizados en el producto, así como de los procesos, maquinaria y estrategia de pruebas.

Mediante estas consideraciones se estima que el modelo de predicción es factible y se pueda alcanzar un nivel de confianza del 95%.

El análisis de problemas de diseño será una opción de entrada a este modelo, que no será realizada por esta aplicación sino con otra herramienta o aplicación existente o ya disponible.

La figura 1 muestra de manera gráfica las variables básicas a utilizar en el modelo y que nos darán como resultado el *yield*, el costo y los recursos requeridos.

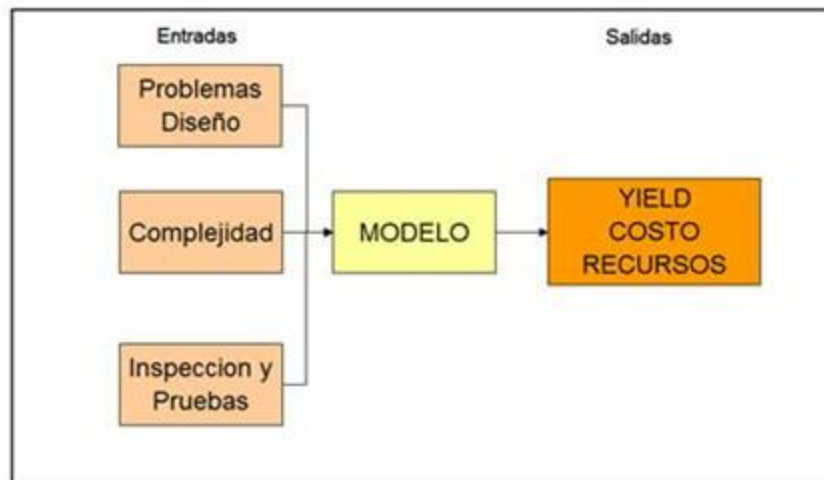


Figura 1. Modelo de predicción del *yield*. Fuente: Elaboración propia.

El presente modelo de predicción toma como entradas los factores de complejidad, problemas de diseño, inspección y pruebas, para luego tener como salida una

predicción de *yield* que nos ayude a determinar los costos y recursos y a gestionarlos desde las etapas tempranas de cotización y desarrollo del proyecto.

La inclusión del análisis de manufacturabilidad (DFM) al modelo ayuda a considerar impactos que contribuyen en el índice de fallas real.

La integración de este modelo en el sistema de cotizaciones, permitirá que desde esa etapa temprana de gestión de los proyectos nuevos, se identifiquen y consideren los recursos y aspectos financieros del proyecto.

## 2 MARCO TEÓRICO

La predicción del *yield* (índice de falla) resulta de gran interés para una adecuada cotización y planeación de recursos para la manufactura de los productos, de ahí la idea de encontrar un método adecuado que sea aplicable a las circunstancias de la realidad actual de los procesos de manufactura de ensamblés electrónicos.

Se realizó una investigación en la literatura para ver qué es lo que ya se conoce sobre este tema y también para tomar como base y entender la relación con este trabajo (Ver tabla 4).

Olivella (2009) hace uso de análisis estadístico para generar un modelo de predicción de *yield*. Su modelo está basado en la complejidad del diseño y atributos del proceso. El uso de su modelo busca tener aplicación para definir las metas de manufactura.

Los pasos para el desarrollo de su modelo son los siguientes:

- 1) identificar atributos de complejidad clave
- 2) plan de colección de datos,
- 3) generar modelos estadísticos para probar la validez e impacto de los factores seleccionados.

En general, 2 diferentes métodos han sido explorados para la predicción del *yield* de manufactura de PCBAs: Estimación de *yield* de proceso y Estimación de *yield* de Diseño de la PCBA [1].

Helo (2000) presenta el desarrollo de un nuevo modelo matemático para la predicción del *yield* de manufactura en líneas de ensamble. Se mencionan las 2 técnicas existentes para la estimación de *yield*, técnicas de modelación de procesos y técnicas de diseño de tarjetas, en su trabajo se integran las 2.

La modelación de procesos se basa en un modelo de probabilidad de Williams y Brown, simplificado a un modelo de *poisson*, el cual es el más común de estos



modelos. En cuanto a los modelos de *yield* de diseño de tarjetas, utilizan modelos empíricos como regresión lineal y redes neuronales artificiales, para estimar los parámetros del diseño que pueden ser utilizados para la predicción de *yield*. Toma en cuenta el histórico de *yield* de varios diseños. El modelo presentado en el trabajo de Helo combina elementos del modelado de procesos y de diseño de tarjetas en un solo modelo de *yield*. Como parte de las conclusiones se encontró que entre más características de diseño se consideren, más exacto es el modelo, pero a la vez más retador y mayor tiempo requerido para ejecutarlo. Se realizó un análisis de sensibilidad en los diferentes tipos de componentes, concluyendo que algunos tipos de componentes tienen considerablemente más alto efecto en el *yield* que otros [2].

Chen (1994) hace un análisis a los principales contribuidores a la calidad y costo de la manufactura de tarjetas complejas. Utiliza modelos de simulación para derivar la sensibilidad de la calidad y costo vs *rate* de defectos de soldadura, *rate* de defectos de funcionalidad de componentes y cobertura de pruebas [3].

El trabajo de Soukup (2010) se enfoca en la optimización del diseño de tarjetas PCBA basado en el métrico de DPMO (Defectos por millón de oportunidades). Mediante las predicciones de DPMO es posible optimizar el diseño de la tarjeta aún antes de hacer los prototipos de la tarjeta. Este trabajo está basado en un modelo de predicción de DPMOs. El modelo está basado en una combinación de elementos de DPMO de acuerdo al estándar IPC 7912 y las 2 más usadas metodologías de predicción de *yield*, de proceso y de diseño de la tarjeta. El modelo no solamente provee datos de DPMO, sino también una predicción del *yield* de proceso que puede ayudar a los manufactureros a determinar estimados confiables de capacidades de producción.

Las entradas del modelo son histórico de *yield* o datos de DPMO con su listado de materiales (BOM) de las líneas de manufactura, el BOM del diseño de la nueva tarjeta, cobertura de pruebas y cálculo de las oportunidades de defecto. Las salidas del modelo son predicción de DPMO, predicción de *yield* de la tarjeta y análisis de sensibilidad, que muestra los empaquetados de componentes que tienen mayor

influencia en la baja del *yield* de manufactura o en la baja del desempeño del proceso. Ver figura 2.

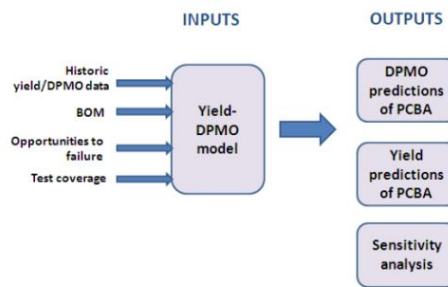


Figura 2. Optimización del diseño de PCBA. Fuente: Soukup (2010). Optimization of Printed Circuit Board Design Assembly based on DPMO Metrics.

El FPY (*First pass yield*) es un conocido método para medir la calidad del proceso de ensamble. La limitante de este método es que solo es un ratio de tarjetas buenas y malas, sin tomar en cuenta el número de defectos en las tarjetas malas. Otra limitación viene de la cercana relación entre el *yield* medido y la cobertura de las pruebas.

Por otro lado, el métrico de DPMO (Defectos por millón de oportunidades), es un buen método para medir el desempeño del proceso, también sirve como base para el cálculo de los valores sigma del proceso. En contraste con el FPY, que provee solo el número de unidades defectivas, los DPMO toman en cuenta que pueden existir múltiples defectos en un mismo producto [4].

Jing Li (2011) Se enfoca a la predicción de tiempos de ciclo y utilización de recursos. Mediante la integración del diseño del producto en modelos de simulación, se basa en DES (*Discret Event Simulation*), para con ello planear recursos requeridos, predecir tiempos de ciclo y optimizar el despliegue de los recursos para un producto específico. El trabajo integra la información del diseño del producto (CAD, BOM) en el modelo de simulación, mediante 3 módulos de procesamiento de la información: Planeación de recursos, Calculo de tiempos de operación y predicción de *yield*, los cuales se muestran en la figura 3.

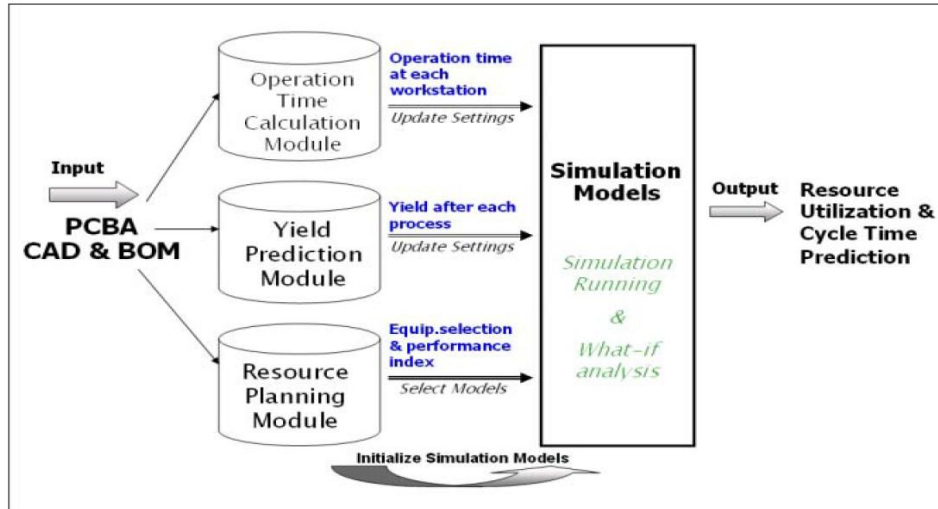


Figura 3. Predicción de tiempos de ciclo y utilización de recursos. Fuente: Jing Li, Nagen Nagarur. (2011). Modeling PCB assembly lines in EMS providers environment.

En su estudio los modelos de predicción de *yield* son generados mediante análisis de regresión. Una serie de factores de diseño son seleccionados como regresores, tales como tamaño de la tarjeta, densidad de empaquetados, tipos de componente y su número, etc. Para la selección de regresores se tomaron en cuenta algunos pasos como el conocimiento y experiencia en el proceso de ensamble de tarjetas, selección de factores considerando la conveniencia de aplicaciones y uso de análisis de regresión. Su estudio demuestra que el diseño del producto tiene un impacto dramático en el tiempo de ciclo de producción. Es obvio que un ensamble con estructura más compleja típicamente requiere más pasos de procesos, tiempos de operación mayores y genera más altos *rates* de defectos. De ahí la importancia de integrar los factores del diseño del producto en un sistema de planeación para considerar los recursos de manufactura apropiadamente [5].

James P- Schoen (2010) realiza un estudio sobre la relación entre el *yield*, la cobertura de pruebas y la calidad. Al ir incrementando la cobertura de pruebas hacia el 100%, el *yield* de pruebas comienza a acercarse al *yield* del proceso de manufactura. Es por esta razón que maximizar la cobertura de fallas y diseñar la estrategia de pruebas alrededor de este principio es una parte tan importante en el

aseguramiento de la calidad de los productos. Es erróneo pensar que un *yield* alto es algo bueno cuando la cobertura de fallas es baja. [6]

La figura 4 muestra como la calidad mejora con el incremento de la cobertura de fallas.

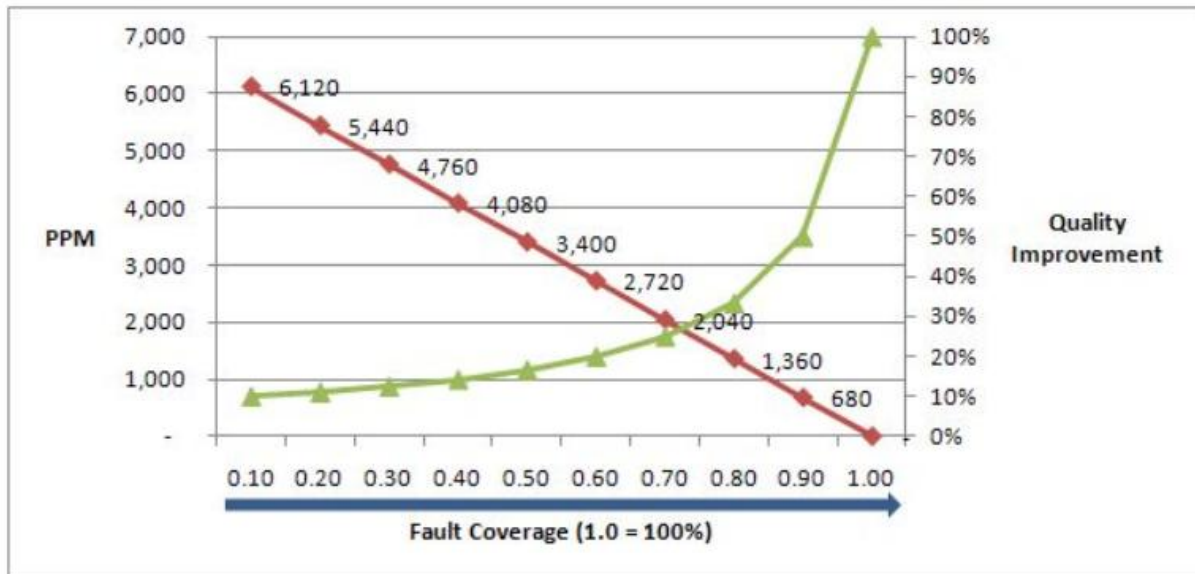


Figura 4. Relación entre la calidad y la cobertura de pruebas. Fuente: James P-Schoen. (2010). *The Relationship Between Quality, Fault Coverage and Yield*.

En el presente trabajo se parte de la base de los modelos de predicción de *yield* existentes, pero se incluye además el resultado de un análisis de manufacturabilidad (DFM). Otro punto importante es la integración de este modelo en el sistema de cotizaciones, para que desde esa etapa temprana de gestión de los proyectos nuevos, se identifiquen y consideren los recursos y aspectos financieros del proyecto.

Tabla 4. Resumen de marco teórico.

Referencia	Aportación del trabajo revisado	Utilización para este trabajo
<b>Olivella (2009)</b>	<ul style="list-style-type: none"> <li>- Basado en la complejidad del diseño y atributos del proceso.</li> <li>- Busca definir metas de manufactura.</li> <li>- Identifica atributos clave.</li> <li>- Modelos estadísticos para probar la validez e impacto de los atributos.</li> </ul>	<ul style="list-style-type: none"> <li>- Complejidad del diseño y atributos del proceso.</li> <li>- Concepto de identificación de atributos clave.</li> </ul>
<b>Helo (2000)</b>	<ul style="list-style-type: none"> <li>- Predicción de <i>yield</i> de manufactura, basado en modelos de probabilidad de William y Brown, así como de Poisson.</li> <li>- Análisis de sensibilidad de tipos de componentes.</li> <li>- Combina modelado de procesos y diseño de tarjetas.</li> </ul>	<ul style="list-style-type: none"> <li>- Modelo de probabilidad de Poisson.</li> </ul>
<b>Chen (1994)</b>	<ul style="list-style-type: none"> <li>- Utiliza modelos de simulación para derivar la calidad y costo vs <i>rate</i> de defectos.</li> <li>- Toma en cuenta defectos de soldadura, defectos de funcionalidad de componentes y cobertura de pruebas.</li> </ul>	<ul style="list-style-type: none"> <li>- Efecto de los defectos en la calidad y el costo.</li> </ul>
<b>Soukup (2010)</b>	<ul style="list-style-type: none"> <li>- Se enfoca en la optimización del diseño de tarjetas.</li> <li>- Basado en la predicción de DPMO</li> <li>- Las entradas al modelo son: Histórico de <i>yield</i>, BOM, oportunidades de defecto, cobertura de pruebas.</li> <li>- Salidas: Predicción de DPMO, predicción de <i>yield</i>, análisis de sensibilidad.</li> </ul>	<ul style="list-style-type: none"> <li>- Predicción de DPMO</li> <li>- Histórico de <i>yield</i></li> <li>- Oportunidades de defecto</li> </ul>
<b>Jing Li (2011)</b>	<ul style="list-style-type: none"> <li>- Se enfoca en la predicción de tiempos de ciclo y utilización de recursos.</li> <li>- Integración del diseño en modelos de simulación.</li> <li>- Planeación de recursos, predicción de <i>yield</i> y cálculo de tiempos de operación.</li> <li>- Análisis de regresión.</li> </ul>	<ul style="list-style-type: none"> <li>- Predicción de <i>yield</i></li> <li>- Planeación de recursos</li> </ul>
<b>James P- Schoen (2010)</b>	<ul style="list-style-type: none"> <li>- Realiza un estudio sobre la relación entre el <i>yield</i>, la cobertura de pruebas y la calidad.</li> </ul>	<ul style="list-style-type: none"> <li>- Cobertura de pruebas vs <i>yield</i> del proceso de manufactura.</li> </ul>

### 3 PROCEDIMIENTO

En el presente trabajo utilizaremos los cálculos de OFD, DPMO y DPU como base para la predicción del *yield* de manufactura, los cuales son descritos a continuación. En la figura 5 podemos observar de forma gráfica los pasos para el modelo de predicción de *yield* y su validación con datos de producción.

Los primeros 3 pasos son realizados utilizando datos históricos de producción de productos similares, con los cuales se realizan los cálculos de OFD y de DPMO para luego obtener la tabla de valores de DPMO para los diferentes tipos de componentes y características del diseño estudiadas. Estos primeros pasos generan la base de datos sobre la cual serán realizadas las predicciones para los nuevos ensambles y por lo tanto son realizados solo la primera vez o cuando se requiera incluir una nueva clasificación.

Los siguientes pasos (del 4 al 6) son realizados con los datos de los productos a los cuales será realizada la predicción de *yield*.

Los pasos 4 y 5, cálculo de DPU y predicción de *yield*, se realizan con los datos del diseño de los productos, por tanto pueden realizarse aún antes de que sean realizadas las corridas piloto o producción de estos. Estos son los 2 pasos a realizar de manera continua cada que se tengan nuevos productos a estudiar.

El paso 6, cálculo de RTY es realizado con datos de producción del ensamble estudiado, y es realizado por tanto una vez que los productos estén en producción. Este paso se realiza solo con fines de validación del resultado obtenido en la predicción.

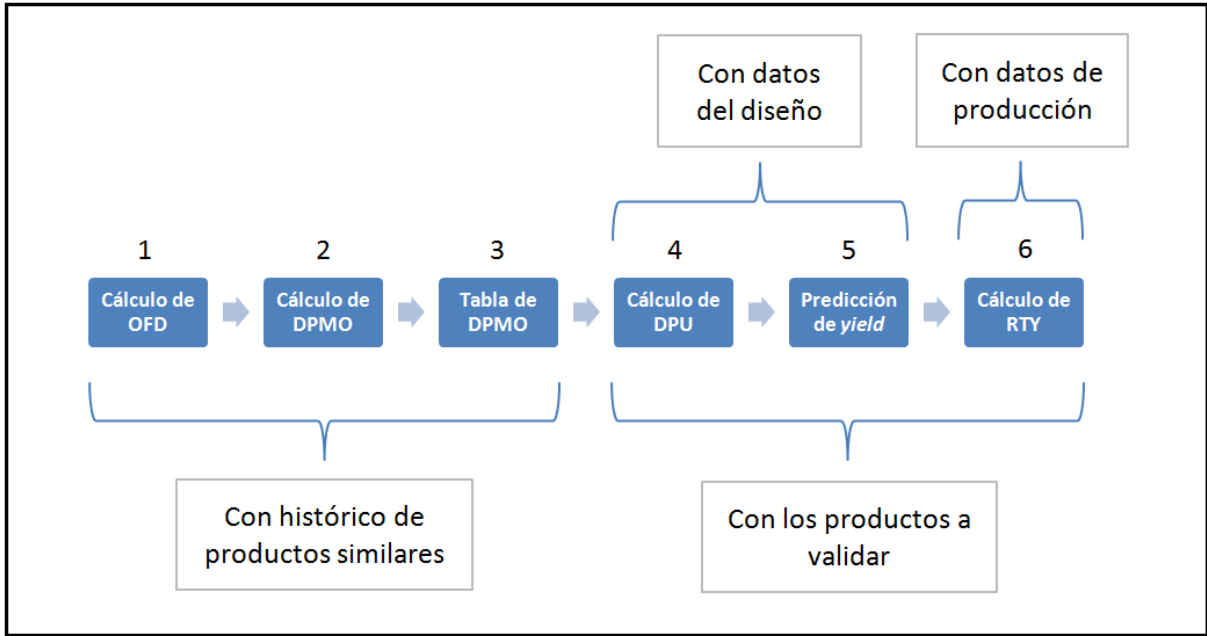


Figura 5. Pasos del modelo de predicción de yield

### 3.1 CÁLCULO DE OFD

Para la determinación de los OFD (*Opportunities For Defect*), tomamos como referencia el estándar IPC-9261A (2006). Estos se determinan para cada componente del ensamble, generalmente expresados como:

$$OFD = Oc + Op + Ot$$

Donde:

$Oc$  = *Component Opportunity*

$Op$  = *Placement Opportunity*

$Ot$  = *Termination Opportunity*

La cantidad de oportunidades de componente por cada componente es igual a 1. Los defectos de componente pueden ser físicos o eléctricos por lo cual el componente se encuentra fuera de especificaciones. La oportunidad de colocación por cada componente es igual a 1. Los defectos de colocación son todos los errores de presencia y posicionamiento (fuera de registro, girado, invertido). La oportunidad de terminación por cada componente es igual al número de

terminales o terminaciones. Los defectos de terminación son todas aquellas uniones eléctricas que violen los requerimientos especificados en el J-STD-001. [7]

En la figura 6 se muestra un ejemplo, para el cual el valor de OFD del componente mostrado es igual a  $1+1+16 = 18$ .

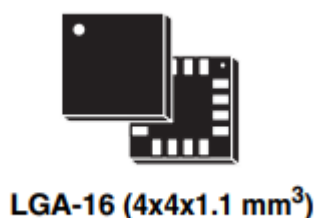


Figura 6. Componente tipo LGA con 16 terminales.

### 3.2 CÁLCULO DE DPMO

Para la determinación de los DPMO se realiza el siguiente cálculo:

$$DPMO = (\text{número total de defectos} / \text{número total de oportunidades}) \times 1000000$$

En la tabla 5 se muestra un ejemplo del cálculo de DPMO de un elemento, que puede ser un componente o una característica de diseño. La cantidad de oportunidades (OFD) por unidad ya sea componente o característica de diseño en este ejemplo es 16, que multiplicadas por las unidades producidas en este ejemplo 21665, se obtiene un total de oportunidades de 346640. Al dividir el total de 20 defectos entre 346640 que es el total de oportunidades y multiplicar por un millón, se obtiene un valor de 58 DPMO.

Tabla 5. Ejemplo de cálculo de DPMO

Unidades producidas	Unidades aceptadas	Defectos	Oport / unidad	Total Oport	FPY	DPU	DPMO
21665	21483	20	16	346640	0.99159935	0.00092315	58



### 3.3 TABLA DE DPMO

Una vez habiendo realizado los pasos 1 y 2 (ver figura 5), con los datos históricos de productos en producción, se genera una tabla con los resultados obtenidos. Esta tabla contiene básicamente 2 columnas, la primera es la clasificación de tipos de componentes y de características del diseño de los productos estudiados y la segunda es el valor de DPMO obtenido para cada una de dichas clasificaciones. En base a esta tabla, se podrán realizar los siguientes pasos para la predicción de *yield* para nuevos productos que sean similares a los productos de donde se obtuvieron los datos históricos para la generación de esta tabla. Si algún nuevo producto contiene una nueva clasificación de tipo de componente o característica de diseño, será requerido actualizar esta tabla de DPMO para incluir dichas nuevas clasificaciones, realizando nuevamente los pasos 1 y 2. Ver tabla 2.

### 3.4 CÁLCULO DE DPU

El valor de DPU (Defectos por Unidad) es el promedio de defectos por unidad. El DPU real se calcula de la siguiente manera:

$$DPU = \text{número total de defectos} / \text{número total de unidades}$$

El valor de DPU estimado, tanto para un componente como para una característica de diseño, se calcula de la siguiente forma, una vez obtenido el valor de OFD y DPMO:

$$DPU_c = (OFD_c \times DPMO_c) / 1000000;$$
$$DPU_{dc} = (OFD_{dc} \times DPMO_{dc}) / 1000000$$

Donde:

$$c = \text{Componente}$$
$$dc = \text{Característica de diseño}$$

El valor de DPU de un ensamble, se obtiene al hacer la suma de los DPU individuales de cada uno de sus componentes y características de diseño.

$$\sum DPU_c + \sum DPU_{dc} = DPU_{ensamble}$$

### 3.5 PREDICCIÓN DE YIELD

Para la predicción del *yield*, este modelo se basa en la distribución de probabilidad de *Poisson*. El *yield* es el área bajo la curva de densidad de probabilidad, el cual complementa la probabilidad de cero defectos. Matemáticamente esta relación se describe en la ecuación de la figura 7. [8]

$$Y = P(x = 0) = \frac{e^{-\lambda} \lambda^x}{x!} = e^{-\lambda} = e^{-\frac{D}{U}} = e^{-DPU}$$

Figura 7. Ecuación del *yield* [8]

Donde **Y** es el *yield* del ensamble, **λ** es la media de la distribución y **x** es el numero de fallas. Esta relación se muestra gráficamente en la figura 8.

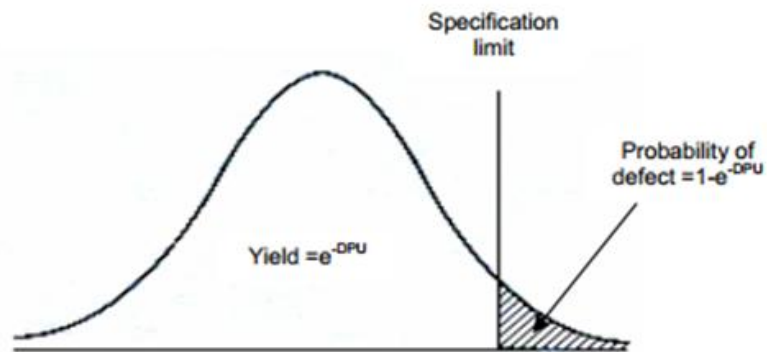


Figura 8. Representación gráfica de predicción del *Yield* [8]

### 3.6 CÁLCULO DE RTY

Por otro lado, para el cálculo del *yield* real obtenido se utiliza el RTY (*Rolled Throughput Yield*). El RTY es la oportunidad que una unidad pase por todos los pasos del proceso sin ningún defecto. Para estimar el RTY se multiplican los FPY (*First Pass Yield*) individuales de cada proceso.

$$\text{RTY} = \text{FPY1} \times \text{FPY2} \times \text{FPY3} \times \dots \times \text{FPYk}$$

### 3.7 INCLUSIÓN DE MODELO EN EL PROCESO DE NPI

El proceso de introducción de nuevos productos consta de 5 fases:

1. Planeación
2. Preparación
3. Ejecución
4. Preparación de producción masiva
5. Producción Masiva

Cada una de las fases cuenta con una lista de pasos y entregables para considerarla completa.

El objetivo de la metodología de NPI es asegurar que el proceso de manufactura de los nuevos productos sea repetible y sean transferidos a producción masiva en forma adecuada, habiendo detectado y corregido los problemas de diseño, manufacturabilidad y calidad.

La fase de planeación del proceso de de la introducción de nuevos productos define las necesidades, oportunidades y la factibilidad de negocio. Aquí los datos de venta y de mercado combinados con los requerimientos del cliente y especificaciones del producto son críticos para el desarrollo global del plan.

Como parte de la fase de planeación, se incluyó un *checklist* como entregable para la liberación de la fase (ver figura 9). Las entradas para esta fase son el RFQ (*Request For Quotation*) y el estudio de factibilidad (*Feasibility Analysis*).

Exit Gate Review for Phase 1 Planning Steering Committee Decision				
Customer: _____		Model: _____		Date: _____
Inputs for planning phase			Steering Committee Decision (Guide modification Redirection) / Comments	
	Pass	Fail		
RFQ requirements received	<input type="checkbox"/>	<input type="checkbox"/>		
Product Data package for RFQ received	<input type="checkbox"/>	<input type="checkbox"/>		
Feasibility Analysis completed	<input type="checkbox"/>	<input type="checkbox"/>		
RFQ process completed	<input type="checkbox"/>	<input type="checkbox"/>		
Outputs for planning phase			Steering Committee Decision (Guide modification Redirection) / Comments	
	Pass	Fail		
Team assigned	<input type="checkbox"/>	<input type="checkbox"/>		
Project schedule defined with Customer	<input type="checkbox"/>	<input type="checkbox"/>		
Kickoff meeting with Customer and CIT	<input type="checkbox"/>	<input type="checkbox"/>		
Approvals for Planning phase Exit				
Area	Name		Signature	Date

Figura 9. Lista de verificación de entregables para liberación de fase de planeación.

Se incluyó el proceso de estudio o análisis de factibilidad, como parte del proceso de cotización (RFQ). El objetivo del estudio de factibilidad es determinar si la manufactura del producto puede realizarse con los procesos, maquinaria y tecnología disponibles en la planta de manufactura. Así como determinar si es costeable y si se tiene capacidad disponible para la inclusión de este nuevo proyecto en la planta. Para ello se realiza la revisión de las especificaciones del producto y documentación acerca de los requerimientos del cliente, tanto de calidad como de volúmenes requeridos.

### Feasibility Study and Commitment

General Information					
<b>Project Name</b>	<input style="width: 95%;" type="text"/>			<b>Customer Name</b>	<input style="width: 95%;" type="text"/>
<b>Family-Part Number</b>	<input style="width: 95%;" type="text"/>			<b>Customer BU</b>	<input style="width: 95%;" type="text"/>
<b>Part Description</b>	<input style="width: 95%;" type="text"/>			<b>Customer Samples Date</b>	<input style="width: 95%;" type="text"/>
<b>Techn. Requirements doc.</b>	<input style="width: 95%;" type="text"/>			<b>Customer SOP Date</b>	<input style="width: 95%;" type="text"/>
<b>Supplier</b>	<input style="width: 95%;" type="text"/>				
<b>Code</b>	<input style="width: 95%;" type="text"/>				
<b>Location</b>	<input style="width: 95%;" type="text"/>				

	Criteria	Comments	Feasible Y / N	Action CCAR - No.	Resp Dept	
<b>Dimension &amp; Tolerance</b>	1	Dimensions with tolerances	Information received from customer into RFQ package and available in Sanmina network	Y		Product Eng
	2	Significant / special characteristics	On the assy drawings there are not critical characteristics reported	N	CCAR 1	Product Eng
	3	Specified standards / norms	IPC class 3, TS16949, VDA 6.3,6.5, ANSI 2020, RoHS compliant, formel Q	N		Quality Eng
	4	Assembly Concept	Machinery timing shared and agreed by Sanmina to have before SOP and for internal validation	N	CCAR 3	Product Eng
<b>Material</b>	1	Material specifications	Material specs available for validation loaded into agile	Y		Product Eng
	2	Characteristics of material	BOM and AVL provided including generics meets requirements for manufacturing	N	CCAR 4	Product Eng
	3	Regulatory compliance of material (RoHS, REACH)	RoHs compliance, REACH not required but capability available.	Y		Product Eng
	4	Chemicals	Included on BOM and AVL. Specification sheets available at vendors portals	N	CCAR 5	Process Eng Product Eng.
	5	Send first IMDS Data to Customer within agreed time after nomination and keep them updated	IMDS under process	N	CCAR 6	Product Eng

Figura 10. Ejemplo de reporte de estudio de factibilidad. Extracto 1.

Es en este punto, donde la predicción del *yield* de manufactura toma relevancia, ya que es en esta etapa, donde se cotiza y se hacen los compromisos de niveles de calidad con el cliente. Como parte de la predicción del *yield*, se integra en esta etapa el análisis de diseño para la manufactura (DFM), de tal forma que si se detectan problemas de diseño sean retroalimentados al cliente para su corrección así como incluidos en la cotización si es que el cliente desea iniciar producción con dichas oportunidades de mejora del diseño.

<b>PPM targets proposal</b>	<i>ppm year 1</i>	<b>40</b>	<i>ppm year 2</i>	<b>35</b>	<i>ppm year 3</i>	<b>30</b>
<b>Conclusion</b>	<i>Feasible</i>		<i>Feasible with changes required in next tab</i>		<i>Not Feasible</i>	
<b>Comment</b>						

<b>Feasibility Team</b>	Function	Name	Signature	Function	Name	Signature
	Project Management			Test Engineering		
	Sales			Equipment Engineering		
	Operations			Product Engineering		
	Business			Industrial Engineering		
	Quality			Materials		
	SQE			Other:		
	Process Engineering			Other:		

<b>Confirmation</b>	<b>Supplier Authorized Representative</b>		<b>Customer Project purchaser</b>	
	Date :		Date :	
	Name :		Name :	
		Signature		Signature

Figura 11. Ejemplo de reporte de estudio de factibilidad. Extracto 2.

El estudio es realizado por un equipo multidisciplinario, expertos en su área para el adecuado análisis y determinación de la factibilidad del proyecto, revisando todos los pasos del proceso de ensamble y sus requerimientos de maquinaria, equipo, instalaciones, mano de obra y capacidades técnicas.

**Machinery Requirements**

<b>Project</b>	<b>Project</b>								
	Part number/ Family		Customer				Supplier	0	
	Part Description					Assembly Dimension		Location	0

<b>Process - Corrective Actions</b>	<b>No.</b>	<b>Process</b>	<b>Machine / Requirement</b>	<b>Current State</b>	<b>Characteristics</b>	<b>Year</b>	<b>Accomplish Requirements</b>	<b>Comments</b>
	2	Solder Printing	MPM	Momentum Speedline	Capabilities: Minimum Size: 50.8 x 50.8mm Maximum Size: 609 x 509mm	2016	Yes	
	3	SPI	Solder paste validation	KOHYOUNG	Measurement Capabilities: Insufficient Paste, Excessive Paste, Missing-Paste, Bridging, Slugs	2016	Yes	
	4	SMT Component Placement	NXT Fuji	NXT Fuji	Panel Size Capacity LxW (max): 534x510 mm Panel Size Capacity LxW (min): 48x48 mm Board Thickness: 0.4 to 6.0 mm	2017	Yes	
	5	SMT Oven	VITRONICS 10 zones	BTU PYRAMAX	Lead-Free Ready Board processing capability up to 24 inches Top and Bottom Convection Heating and Cooling	2016	Yes	
	6	Automatic Inspection	3D ADI	Pemtron	Inspection Size Large Min. 50 x 50mm (2 x 2 inch) Max. 510 x 510mm (20 x 20 inch)	2016	Yes	
	7	X Ray Inspection	AXI Matrix 2.5	X Ray On Line	All standard SMD and THT (PTH) components Specific BGA and QFN algorithm Off-axis image analysis of BGA (HIP)	2016	Yes	
	8	Router/ Singularization	CENCORP	GETECH GBR	Maximum Panel Size: (500mm x 400mm) Routing Capability: Repeatability +/- 0.1mm	2016	Yes	
	9	Selective Solder Wave	Ersa flow	ERSA FLOW	Soldering system Versaflow Standard Versaflow with additional pre-heating module Length 2450 mm 3200 mm Width 1700 mm Height 1540 mm Height	2006	Yes	
	10	Touch Up					Yes	
	10	Electrical Test	TBD	TBD	TBD		Yes	
	11	Functional Test	TBD	TBD	TBD		Yes	
	12	Visual Inspection					Yes	
	13	Photopack					Yes	
	14	Packaging					Yes	

Figura 12. Ejemplo de reporte de estudio de factibilidad. Extracto 3.

El estudio de factibilidad es una de las partes más importantes del proyecto, ya que es ahí donde se tiene una mayor influencia en los costos del mismo. En la figura 13 podemos ver gráficamente como en las primeras etapas de desarrollo de los productos el costo de modificación es bajo y aumenta exponencialmente en las fases de compra y producción. Mientras que por otro lado la habilidad de influenciar en el costo, la calidad y en los tiempos es más alta en las fases de desarrollo del concepto, de los estudios de factibilidad y de diseño detallado para luego caer a niveles mínimos en las fases de compra y producción [9].

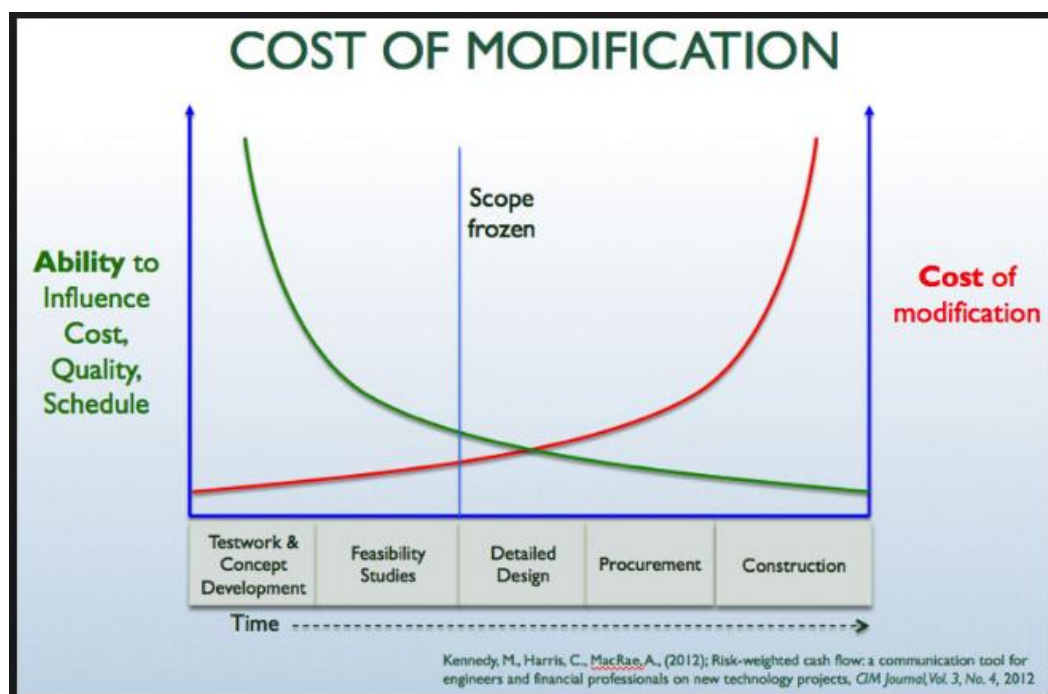


Figura 13. Costos de modificaciones vs fase de desarrollo del proyecto. Fuente: Kennedy, Harris, MacRae. (2012). Risk weighted cash flow, a communication tool for engineers and financial professionals on new technology projects.

## 4 RESULTADOS

Para el desarrollo de este proyecto se realizó una colección de datos de ensambles con historial de producción. La población estudiada fueron los ensambles o tarjetas electrónicas (*Printed Circuit Board Assembly*) manufacturadas para la industria automotriz.

Se obtuvieron los datos históricos de *yield* de la producción de un periodo aproximado de un año, entre el mes de octubre del año 2017 y octubre 2018. Se realizó una clasificación de los diferentes tipos de componentes y su proceso de ensamble, de una población de más de 860 números de parte diferentes, así como de algunas características del diseño para un total de 32 diferentes clasificaciones obtenidas al final. Para ello fue requerido la revisión de las especificaciones y dibujos de los componentes así como los dibujos de ensamble.

Para cada componente se determinaron sus OFD (*Opportunities For Defect*).

Estos datos se cruzaron con el historial de defectos de los reportes de *yield* para cada uno de los componentes para calcular el valor de DPMO (Defectos por millón de oportunidades). Se obtuvo como resultado una tabla de valores de DPMO para cada tipo de componente.

Para la validación en el proceso real de manufactura, se seleccionaron 30 diferentes modelos representativos de la población. Se realizó el cálculo de DPU de cada componente del ensamble y se sumaron todos los componentes para obtener el DPU total de cada ensamble. Con este dato fue realizada la predicción de *yield* para cada uno de los ensambles ( $Y = -EXP(DPU)$ ).

El siguiente paso fue realizar el cálculo del *yield* real de los 30 modelos, obteniendo su RTY (*Rolled Throughput Yield*) de los datos históricos de producción.

Una vez obtenidos tanto el cálculo de *yield* real (RTY) como la Predicción de *yield* ( $Y = -EXP(DPU)$ ), se realiza el estudio de correlación, esperando obtener un valor R (coeficiente de correlación) por encima del 0.8.



Se muestra a continuación la tabla 6 con las clasificaciones de tipos de componentes, procesos y características de diseño con sus respectivos valores de DPMO obtenidos.

Tabla 6. Valores obtenidos de DPMO.

<b>Clasificacion</b>	<b>DPMO</b>
BGA	17
Cap Alum SM	110
CAP ALUM TH	137
Cap Film TH	102
Conector SM	83
Conector TH	120
Cristal SM	16
Discreto SM	51
Especial SM	417
Especial TH	246
Filter SM	7
IC <32	47
IC >32	16
Inductor SM	36
Inductor TH	379
LED SM	30
LGA	30
Metal TH	560
Modulo SM	9
Pasivo SM	13
PCB	136
QFN	43
Shield HL	404
Small Leadless	334
Switch SM	74
Transf SM	74
Trace Width / Pad Perimeter	134
Component to PTH	223
Heel Distance Min	33
Via to toeprint	58
Leadless	43
Etiqueta	100

Fuente: Elaboración propia.

Para el cálculo del RTY de los ensambles se utilizaron los siguientes procesos o puntos de decisión mostrados en la tabla 7, según aplican por cada modelo.

Tabla 7. Datos de *yield* de los ensambles estudiados.

Modelo	AOI B	AOI T	XRAY B	XRAY T	PTH	ICT	AUDIT	RTY
A2352	1	0.99987	1	0.99759	1	0.99914	0.99983	0.9964
A5839	0.99987	0.99817	0.99583	0.99562	1	1	0.99922	0.9888
A7261	0.99897	0.99737	0.99678	0.99587	0.99144	1	0.99978	0.9804
A1568	0.99863	0.99759	0.99381	0.9929	1	1	0.9987	0.9817
A8923	1	0.99938	1	0.99833	0.99722	1	0.9936	0.9886
A3630	1	0.99867	1	0.99932	0.99639	1	0.99339	0.9878
A9257	0.99396	0.9937	0.99586	0.98748	0.99286	1	0.99742	0.9619
A9265	0.99136	0.9964	0.99837	0.97377	0.99193	1	0.99916	0.9518
A0559	0.99515	0.9892	0.99429	0.98663	0.98271	1	0.98799	0.9376
A1520	0.9899	0.98511	0.97798	0.97207	0.98959	1	0.98473	0.9034
A1846	0.99744	0.99795	0.9956	0.99697	1	0.99664	0.99762	0.9823
A9848	0.99832	0.99833	0.9982	0.99703	1	1	0.99919	0.9911
A2981	1	0.99911	1	0.99582	1	0.99625	0.99917	0.9904
A2991	1	0.96859	1	0.93204	1	1	1	0.9028
A5861	1	0.99977	0.99154	0.98268	1	1	0.99687	0.9711
A9586	1	0.99567	1	1	1	0.99644	0.99988	0.9920
A5663	0.99352	1	0.98965	1	1	0.99812	0.99853	0.9799
A5752	0.99378	1	0.96883	1	1	0.98988	0.99829	0.9514
A0963	0.99286	0.98618	0.99321	0.98406	0.9807	0.96543	0.99412	0.9007
A2182	0.98729	0.98076	0.98954	0.97862	0.99128	0.99059	0.98763	0.9094
A2204	0.987	1	0.9724	1	1	0.99828	0.99729	0.9555
A8276	0.99289	0.99295	0.98987	0.98735	0.98592	0.98346	0.99192	0.9267
A8357	0.9924	0.98702	0.99148	0.9375	0.97775	0.96232	0.99142	0.8493
A9291	0.98017	0.98358	0.9786	0.98155	0.99191	0.98688	0.98745	0.8951
A6051	1	0.99924	1	0.99938	0.99911	0.9992	0.99509	0.9920
A0951	0.99149	0.99863	0.99565	0.99721	1	0.99761	0.97758	0.9587
A0328	0.992	0.98198	0.97858	0.99222	1	0.99395	0.99718	0.9375
A1162	0.9551	0.99036	0.96843	0.98754	1	0.99432	0.99228	0.8925
A2153	0.98357	0.99758	0.99263	0.98775	1	0.99625	0.98601	0.9450
A6043	1	0.99609	1	0.9994	0.99905	0.99901	0.9932	0.9868

Fuente: Elaboración propia con los datos históricos de *yield*.

Para la predicción del *yield* fue realizado el cálculo con la función de distribución de probabilidad de poisson.  $Y = -EXP(DPU)$ , obteniendo el siguiente resultado mostrado en la tabla 8. En esta tabla se muestra además la comparativa entre el *yield* obtenido vs la predicción realizada y la diferencia se muestra en la columna "Delta".

Tabla 8. Comparativa entre el *yield* obtenido y la predicción calculada.

<b>Modelo</b>	<b>RTY</b>	<b>Prediccion</b>	<b>Delta</b>
A2352	0.9964	0.9963	-0.0002
A5839	0.9888	0.9809	-0.0079
A7261	0.9804	0.9752	-0.0052
A1568	0.9817	0.9521	-0.0297
A8923	0.9886	0.9959	0.0073
A3630	0.9878	0.9957	0.0079
A9257	0.9619	0.9463	-0.0155
A9265	0.9518	0.9448	-0.0069
A0559	0.9376	0.9552	0.0176
A1520	0.9034	0.9448	0.0414
A1846	0.9823	0.9820	-0.0003
A9848	0.9911	0.9904	-0.0007
A2981	0.9904	0.9974	0.0070
A2991	0.9028	0.9962	0.0934
A5861	0.9711	0.9677	-0.0033
A9586	0.9920	0.9832	-0.0088
A5663	0.9799	0.9586	-0.0213
A5752	0.9514	0.9594	0.0079
A0963	0.9007	0.9307	0.0300
A2182	0.9094	0.8604	-0.0490
A2204	0.9555	0.9707	0.0151
A8276	0.9267	0.8678	-0.0589
A8357	0.8493	0.8949	0.0455
A9291	0.8951	0.8586	-0.0365
A6051	0.9920	0.9882	-0.0039
A0951	0.9587	0.9493	-0.0095
A0328	0.9375	0.9478	0.0103
A1162	0.8925	0.9440	0.0515
A2153	0.9450	0.9516	0.0066
A6043	0.9868	0.9774	-0.0094

Fuente: Elaboración propia.

Estos datos obtenidos fueron validados mediante un estudio de correlación realizado mediante el software *minitab*, y el resultado es mostrado en la figura 14.

**Correlations: RTY, Prediccion**

```
Pearson correlation of RTY and Prediccion = 0.711  
P-Value = 0.000
```

Figura 14. Resultado de estudio de correlación. Fuente elaboración propia utilizando el software *minitab*.

El valor de  $R = 0.711$  obtenido fue menor al mínimo esperado de 0.8, por lo cual se investigó mas a detalle las posibles causas de este dato.

Ordenando los datos de mayor a menor delta se observa que hay 2 ensambles al extremos de los datos (con mayor delta positiva), los cuales al investigar se encuentra que la cantidad de producción es muy pequeña, solo han tenido una corrida de producción inicial, lo cual nos indica que su proceso no ha sido depurado o estabilizado, motivo por el cual sus *yields* son considerados datos anómalos (Estos datos son mostrados en la tabla 9, identificados en rojo).

Tabla 9. Comparativa de valor delta y la cantidad de ensambles producidos.

Delta	Qty boards
-0.059	54477
-0.049	22697
-0.036	6083
-0.030	109315
-0.021	60735
-0.016	26000
-0.009	95085
-0.009	149781
-0.009	92728
-0.008	45353
-0.007	2474
-0.005	30233
-0.004	195231
-0.003	4999
-0.001	296327
0.000	180889
0.000	118520
0.007	26574
0.007	31651
0.007	79874
0.008	22626
0.008	2495
0.010	2073
0.015	30726
0.018	19335
0.030	31871
0.041	10858
0.046	3363
0.052	973
0.093	330

Fuente: Elaboración propia.

La gráfica de la figura 15 muestra la relación entre la cantidad de tarjetas producidas y el delta o error obtenido en la predicción del yield con este modelo.

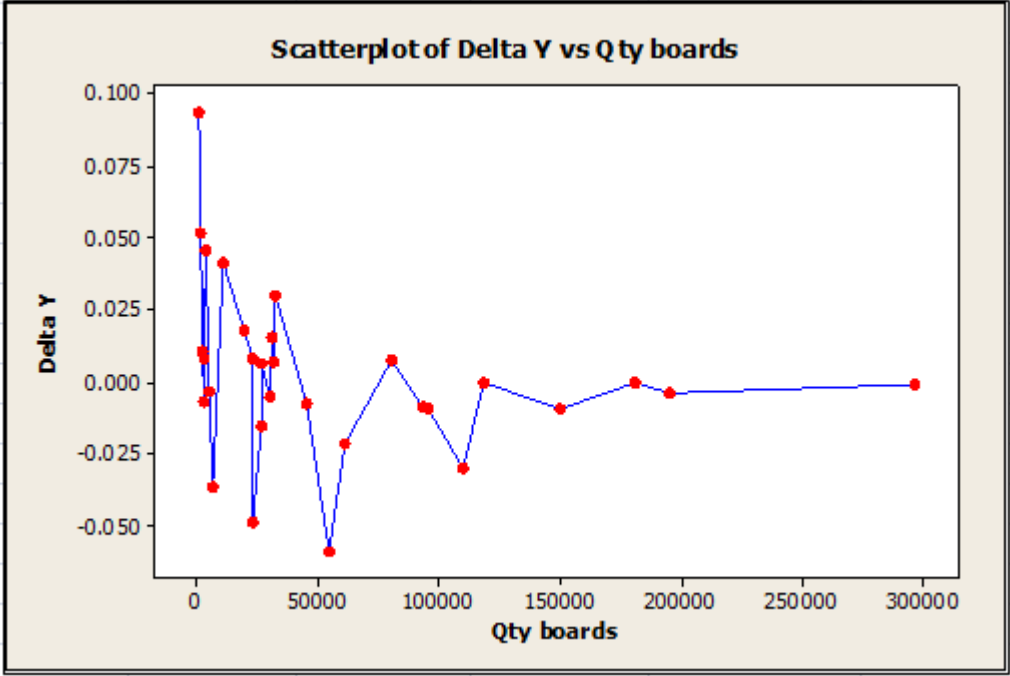


Figura 15. Gráfica comparativa entre el delta obtenido y la cantidad de tarjetas.  
Fuente: Elaboración propia con datos de Sanmina.

Podemos observar como el modelo tiende a ser más exacto, delta cercana a cero, a mayor cantidad de tarjetas producidas, es decir, una vez habiendo estabilizado su proceso o haber salido de la curva de aprendizaje o rampa de inicio de producción.

Al eliminar estos 2 datos, basados en la justificación arriba descrita, se realiza de nuevo el estudio de correlación con el resultado mostrado en la figura 16.

### Correlations: RTY, Prediccion

Pearson correlation of RTY and Prediccion = 0.822  
P-Value = 0.000

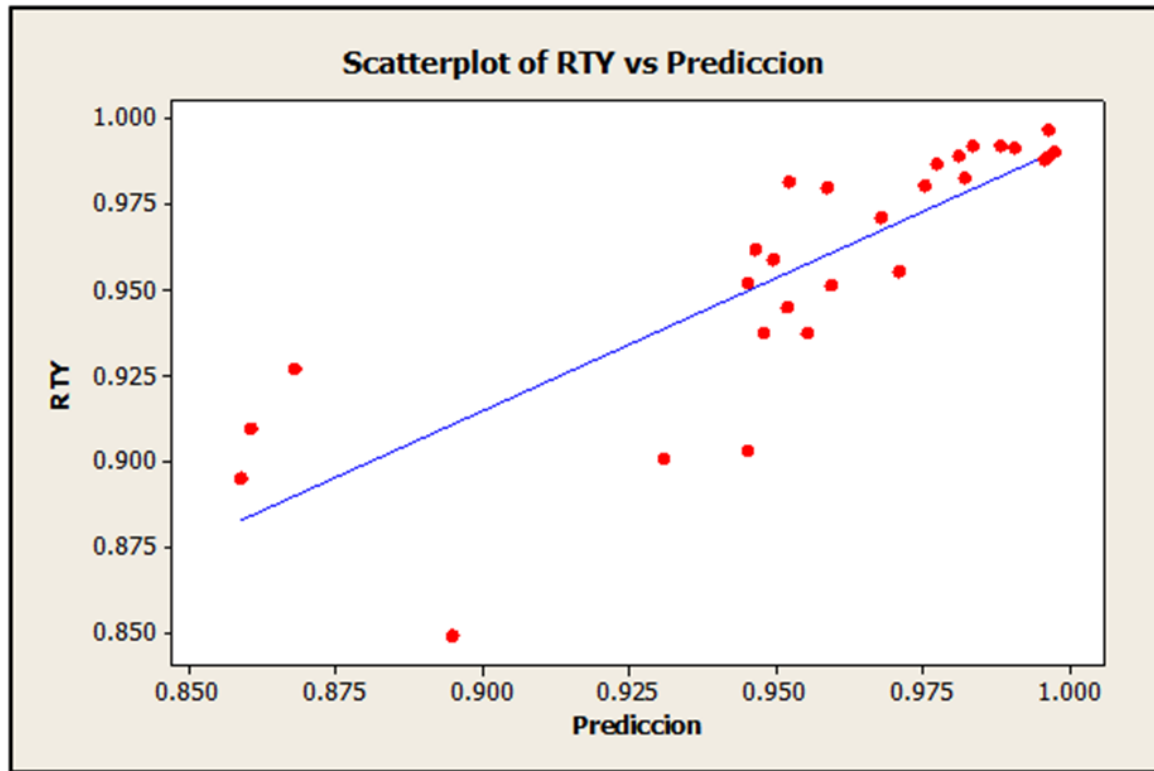


Figura 16. Estudio de correlación entre el RTY histórico y la predicción.

Vemos ahora que el factor de correlación obtenido es del 0.822, el cual está por arriba del 0.8 esperado. Así como la variación obtenida esta dentro del +/- 5% de error. En la figura 17 se muestra que la variación o error promedio entre el valor real o RTY y el valor calculado con este modelo es del 0.25%, con una desviación estándar de 2.3%.

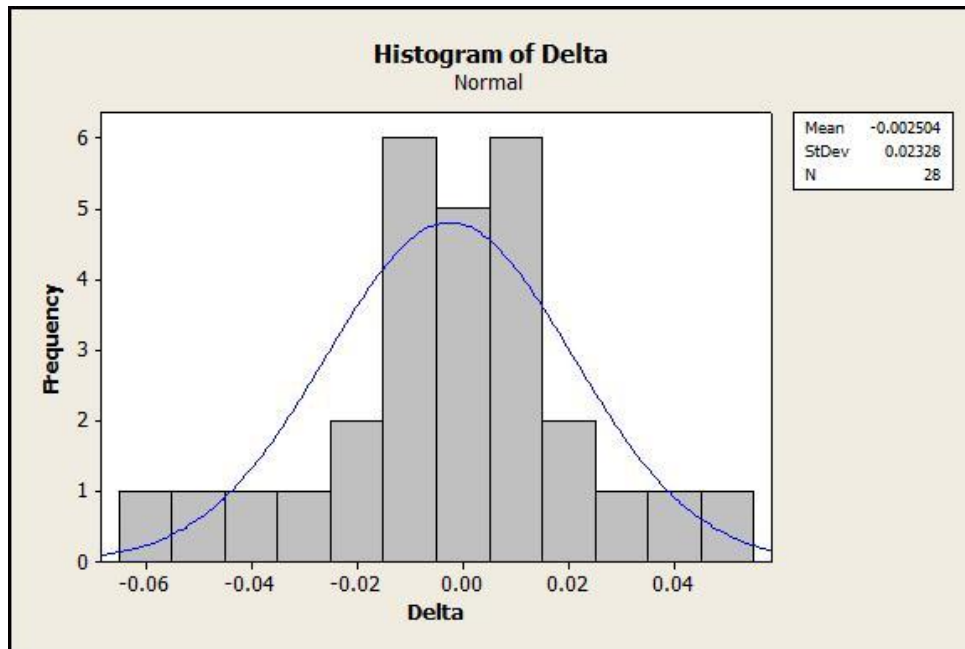


Figura 17. Variación o delta entre la estimación y el RTY.

Ahora bien, buscando cuantificar el beneficio de la estimación más exacta del *yield* y por ende de los costos y recursos requeridos para el proceso de manufactura de los ensamblés electrónicos, se realizó el análisis de impacto financiero mostrado en la tabla 10.

Mediante el modelo mostrado en el presente trabajo se obtuvo el valor de *yield* calculado. Haciendo una comparativa contra el valor fijo de 95% del modelo actualmente utilizado se obtiene una variación o delta (Calc vs 95%). De los 30 ensamblés estudiados, se encontró que 11 de ellos, es decir el 37% de los ensamblés, muestran una pérdida no considerada con el modelo actualmente utilizado.

Esta variación fue cuantificada, obteniendo los costos por desperdicios, costos de reparación (incluyendo costos de labor, servicios, consumibles y materiales) así como el desperdicio ocasionado por la reparación. De aquí tenemos que, el beneficio del presente modelo en comparación con el modelo actual representa \$424,033.61 dólares anuales a ser incluidos en la cotización por la estimación más exacta del *yield* en la muestra de ensamblés estudiados.



Tabla 10. Cuantificación del beneficio del presente modelo vs modelo actual.

Ensamble	Calculado	Calc vs 95%	Volumen	Volumen afectado	Costo Ensamble	Desperdicio	Costo reparación	scrap rep	Impacto
Modelo 1	0.8678	-0.0822	54477	-4478	\$ 117.49	\$ (210,461.96)	\$ (8,087.80)	\$ (15,784.65)	\$ (234,334.41)
Modelo 2	0.8604	-0.0896	22697	-2034	\$ 137.00	\$ (111,435.95)	\$ (3,672.51)	\$ (8,357.70)	\$ (123,466.15)
Modelo 3	0.8586	-0.0914	6083	-556	\$ 147.88	\$ (32,879.41)	\$ (1,003.86)	\$ (2,465.96)	\$ (36,349.22)
Modelo 4	0.9463	-0.0037	26000	-95	\$ 45.03	\$ (1,714.72)	\$ (171.93)	\$ (128.60)	\$ (2,015.25)
Modelo 5	0.9493	-0.0007	95085	-68	\$ 35.59	\$ (969.39)	\$ (122.98)	\$ (72.70)	\$ (1,165.07)
Modelo 6	0.9448	-0.0052	2474	-13	\$ 47.52	\$ (242.69)	\$ (23.06)	\$ (18.20)	\$ (283.96)
Modelo 7	0.9478	-0.0022	2073	-5	\$ 32.92	\$ (61.08)	\$ (8.38)	\$ (4.58)	\$ (74.03)
Modelo 8	0.9307	-0.0193	31871	-614	\$ 63.46	\$ (15,585.31)	\$ (1,108.85)	\$ (1,168.90)	\$ (17,863.06)
Modelo 9	0.9448	-0.0052	10858	-56	\$ 47.52	\$ (1,065.15)	\$ (101.20)	\$ (79.89)	\$ (1,246.23)
Modelo 10	0.8949	-0.0551	3363	-185	\$ 85.73	\$ (6,357.51)	\$ (334.82)	\$ (476.81)	\$ (7,169.14)
Modelo 11	0.9440	-0.0060	973	-6	\$ 22.73	\$ (52.67)	\$ (10.46)	\$ (3.95)	\$ (67.08)
						\$ (380,825.83)	\$ (14,645.84)	\$ (28,561.94)	<b>\$ (424,033.61)</b>

## CONCLUSIONES

El análisis realizado en el desarrollo de este modelo de predicción nos muestra que se puede contar con información confiable, con un factor de correlación arriba de 0.8, para poder realizar una estimación de los costos y recursos requeridos para el proceso de manufactura de ensambles electrónicos.

El modelo tiende a ser más exacto para la etapa posterior a la rampa de producción inicial, de ahí que se sugiere considerar los costos adicionales durante dicha de etapa de producción debido a la curva de aprendizaje o rampa.

Este modelo es válido para los procesos de manufactura y prueba de las tarjetas electrónicas de la población estudiada y en base a las capacidades de proceso del sitio de manufactura de dicha población, en base a la cual fueron determinados los valores de DPMO.

Es muy importante tomar en cuenta que durante la etapa de cotización de los productos se puede tener un mayor impacto en la consideración de los costos y recursos. La realización oportuna del estudio de factibilidad ayuda a la identificación de problemas de manufactura, estimación de los *yields*, capacidades tecnológicas y disponibilidad de recursos. Esto ayuda a la toma adecuada de decisiones y proporciona elementos sustentables para una mejor negociación en la cotización y un mejor resultado financiero para lograr así una operación sostenible.

## **APORTACIÓN DE LA TESIS**

Se incluyeron el proceso de cotización y el estudio de factibilidad como parte del proceso de NPI (Introducción de nuevos productos) de la planta. Se agrega este modelo de predicción de *yield* como parte del proceso de cotización y estudio de factibilidad, el cual integra además el análisis de manufacturabilidad del diseño (DFM), para que en esta etapa temprana del desarrollo de proyectos se identifiquen y consideren los recursos y aspectos financieros del proyecto.

## **RECOMENDACIONES**

Este modelo de predicción es integrado al proceso de cotización de nuevos productos, para de esta manera realizar una cotización confiable y repercutir en una operación con buenos resultados financieros, al poder tener una estimación de los costos y recursos requeridos considerando el yield del ensamble.

En los modelos con baja cobertura de pruebas se requiere considerar además de la predicción del yield, un nivel de PPM's más elevado de fallas con el cliente, lo cual repercute en costos adicionales. Se recomienda profundizar más en este tema para la determinación adecuada de este factor y poder estimarlo durante el proceso de cotización.

En los nuevos productos se requiere considerar además de la predicción del yield, el factor de la curva de estabilización de la producción o rampa de producción inicial. Se recomienda realizar un estudio adicional para determinar esta curva y poder incluir este elemento en la cotización del producto y el cálculo de recursos adicionales durante esta etapa.

## REFERENCIAS BIBLIOGRÁFICAS

- [1] Olivella, Andres (2009). Estimation of system assembly and test manufacturing yields through product complexity normalization. (Tesis).
- [2] F. Helo, K. P. (2000). Methodology for Predicting Manufacturing Yield for Printed Circuit Board Assembly Lines. *Journal of Electronics Manufacturing*, 10 (2).
- [3] Chen, M. M. (1994). Defects, Fault Coverage, Yield and Cost, in Board Manufacturing. *International Test Conference* (pp. 539-547). IEEE.
- [4] Soukup. (2010). Optimization of Printed Circuit Board Design Assembly based on DPMO Metrics R.
- [5] Jing Li, Nagen Nagarur. (2011). Modeling PCB assembly lines in EMS providers environment. *Proceedings of the 2011 Winter Simulation Conference*.
- [6] James P- Schoen. (2010). The Relationship Between Quality, Fault Coverage and Yield. <https://testview.wordpress.com/2010/11/02/the-relationship-between-quality-fault-coverage-and-yield/>
- [7] IPC-9261A (2006). In-Process DPMO and Estimated Yield for PCAs.
- [8] Reinosa, R. D., & Michel, C. (2003). Manufacturing Test Strategy Cost Model. In *Proceedings of the 2 IEEE International Board Test workshop*.
- [9] Kennedy, Harris, MacRae. (2012). Risk weighted cash flow, a communication tool for engineers and financial professionals on new technology projects.